

EG1160 芯片用户手册

高压大电流半桥驱动芯片

版本变更记录

版本号	日期	描述
V1.0	2018 年 05 月 16 日	EG1160 数据手册初稿

目 录

1. 特性	1
2. 描述	1
3. 应用领域	1
4. 引脚	2
4.1 引脚定义	2
4.2 引脚描述	3
5. 结构框图	4
6. 典型应用电路	5
7. 电气特性	6
7.1 极限参数	6
7.2 典型参数	7
7.3 开关时间特性及死区时间波形图	8
8. 应用设计	9
8.1 REF5V 输入电容	9
8.2 VCC 低端电源	9
8.3 VB 高端电源	9
8.4 输入逻辑信号要求和输出驱动器特性	9
8.5 自举电路	10
9. 封装尺寸	12
9.1 SOP16 封装尺寸	12

EG1160 芯片数据手册 V1.0

1. 特性

- 高端悬浮自举电源设计，耐压可达 600V
- 适应 5V、3.3V 输入电压
- 最高频率支持 500KHZ
- 低端 VCC 电压范围 10V-20V
- 输出电流能力 $I_{O+/-} 2A/2.5A$
- 高端 MOS 管逐周峰值电流保护
- 低端 MOS 管逐周峰值电流保护
- 内建死区控制电路
- 自带闭锁功能，彻底杜绝上、下管输出同时导通
- HIN 输入通道高电平有效，控制高端 HO 输出
- LIN 输入通道高电平有效，控制低端 LO 输出
- 低端电源 VCC 欠压保护
- 高端电源 VB 欠压保护
- 封装形式：SOP16

2. 描述

EG1160 是一款高性价比的多功能半桥驱动芯片，内部集成了 5V 线性电源、运放放大器、MOS 管峰值电流保护、VCC 欠压保护、VB 欠压保护、死区时控制电路、闭锁电路、电平位移电路、脉冲滤波电路及输出驱动电路，非常适合电源、电机等场合使用。

EG1160 高端的工作电压可达 600V，低端 Vcc 的电源电压范围宽 10V~20V，静态功耗小于 1.5mA。该芯片具有闭锁功能防止输出功率管同时导通，输入通道 HIN 和 LIN 内建了一个 200K 下拉电阻，在输入悬空时使上、下功率 MOS 管处于关闭状态，输出电流能力 $I_{O+/-} 2A/2.5A$ ，采用 SOP16 封装。

3. 应用领域

- 正弦波逆变器
- 太阳能控制器
- 工业控制系统
- 数码发电机
- 无刷电机驱动器
- 高压 Class-D 类功放

4. 引脚

4.1 引脚定义

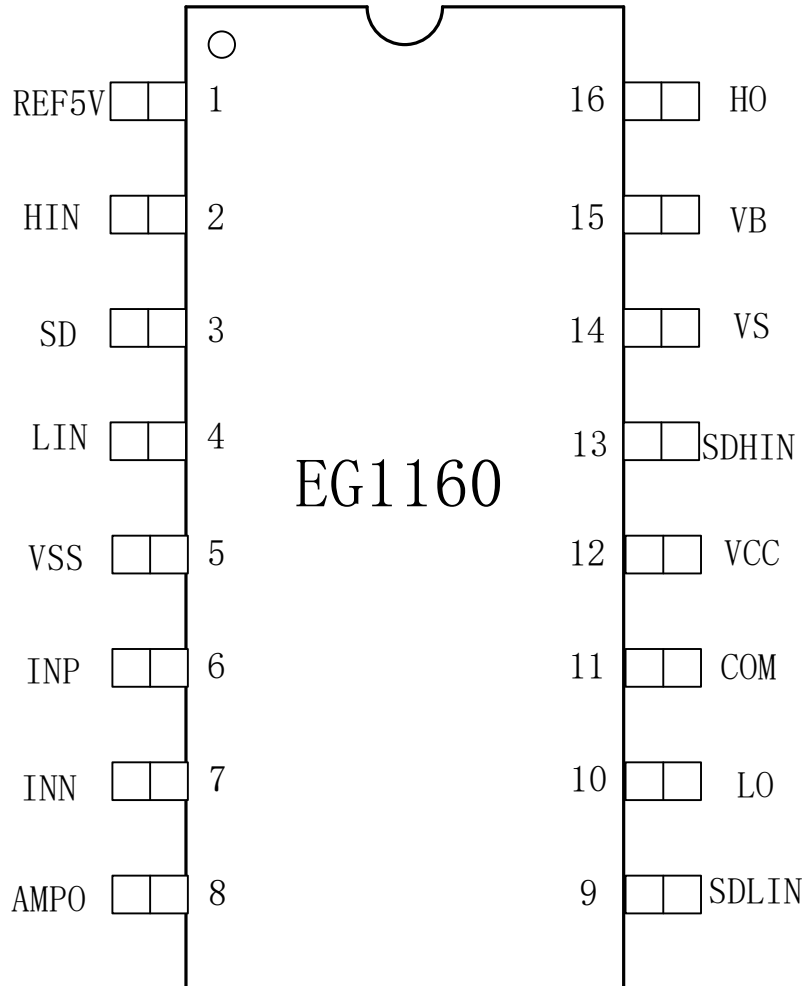


图 4-1. EG1160 管脚定义

4.2 引脚描述

引脚序号	引脚名称	I/O	描述
1	REF5V	O	5V 基准输出，驱动电流 20mA。
2	HIN	I	逻辑输入控制信号高电平有效，控制高端功率 MOS 管的导通与截止 “1” 是开启功率 MOS 管 “0” 是关闭功率 MOS 管
3	SD	I	高电平关闭 PWM 输出，低电平允许 PWM 输出。
4	LIN	I	逻辑输入控制信号高电平有效，控制低端功率 MOS 管的导通与截止 “1” 是开启功率 MOS 管 “0” 是关闭功率 MOS 管
5	VSS	AGND	芯片信号地。
6	INP	I	运放输入正端
7	INN	I	运放输入负端
8	AMPO	O	运放输出端
9	SDLIN	I	低端 MOS 管电流比较器输入端口。
10	LO	O	输出控制低端 MOS 功率管的导通与截止。
11	COM	PGND	芯片功率地。
12	VCC	Power	芯片电源，电压范围 10V-20V。
13	SDHIN	I	高端 MOS 管电流比较器输入端口。
14	VS	O	高端悬浮地端。
15	VB	Power	高端悬浮电源。
16	HO	O	输出控制高端 MOS 功率管的导通与截止。

5. 结构框图

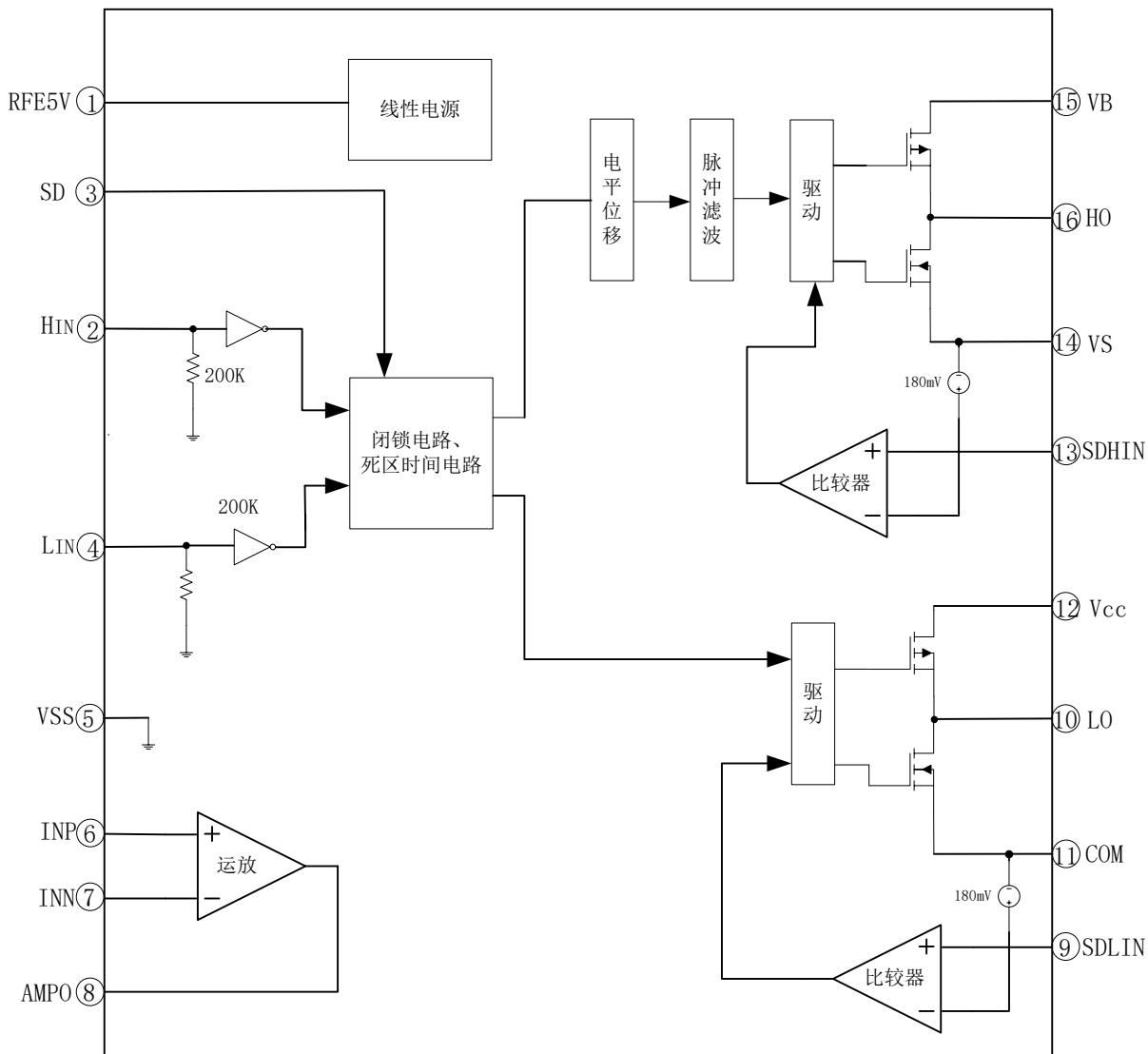


图 5-1. EG1160 内部电路图

6. 典型应用电路

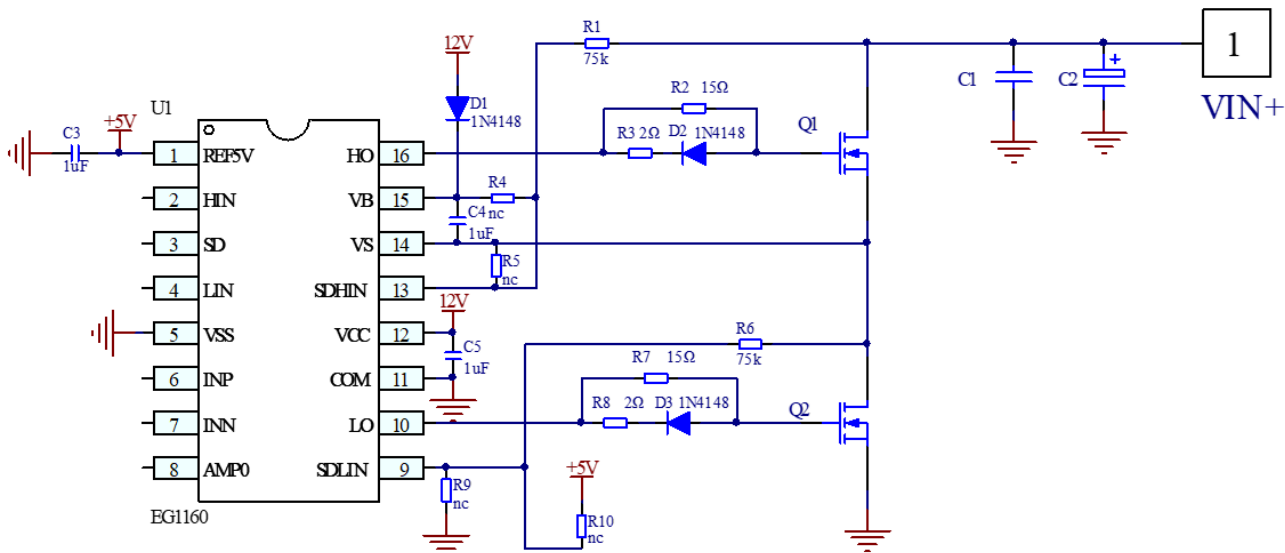


图 6-1. VIN+小于 65V MOS 管内置电阻逐周过流保护

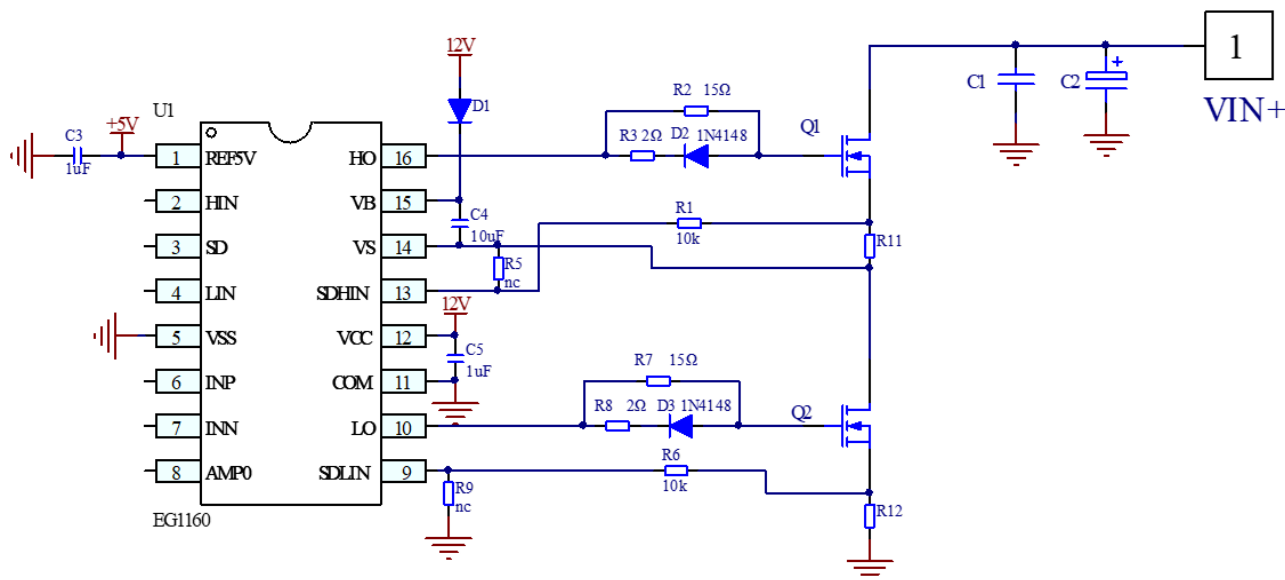


图 6-2. VIN+大于 65V MOS 管外置电阻逐周过流保护

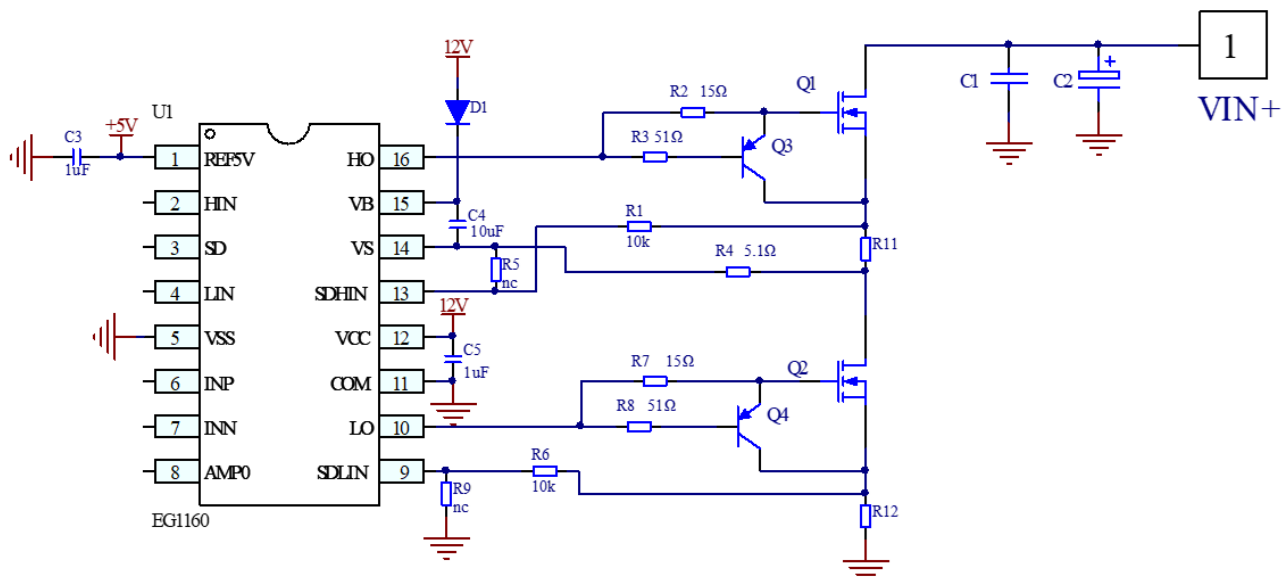


图 6-3. 高压大功率应用场合

7. 电气特性

7.1 极限参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ 条件下

参数名称	符号	测试条件	最小	最大	单位
高端输出	HO	-	VS-0.3	VB+0.3	V
自举高端 VB 电源	VB	-	-0.3	600	V
高端悬浮地端	VS	-	VB-20	VB+0.3	V
高端比较器输入	SDHIN	-	VS-0.3	VS+5	V
低端电源	VCC	-	-0.3	20	V
低端输出	LO	-	-0.3	VCC+0.3	V
低端比较器输入	SDLIN	-	-0.3	+5	V
低压运放端口	INP、INN、AMPO	-	-0.3	+5.5	V
控制端口	SD、HIN、LIN	-	-0.3	20	V
环境温度	TA	-	-45	125	°C
储存温度	Tstr	-	-65	150	°C
焊接温度	TL	T=10S	-	300	°C

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

7.2 典型参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ ， $V_{CC}=15\text{V}$ ，负载电容 $C_L=10\text{nF}$ 条件下

参数名称	符号	测试条件	最小	典型	最大	单位
高压电源 VB	VB	-	10	-	600	V
VCC 电源	VCC	-	10	-	20	V
I _{VCC}	VCC 静态电流	VCC=12V	-	1	1.5	mA
I _B	VB 静态电流	VBS=12V	-	50	150	uA
输入信号高电位	V _{in(H)}	HIN、LIN 输入信号	2.5	-	-	V
输入信号低电位	V _{in(L)}	HIN、LIN 输入信号	-0.3	0	1.0	V
输入逻辑信号高电平的电流	I _{in(H)}	V _{in} =5V	-	-	20	uA
输入逻辑信号低电平的电流	I _{in(L)}	V _{in} =0V	-20	-	-	uA
VCC 开启电压	VCC (ON)	VCC 相对 VSS	7.5	8.5	9.3	V
VCC 关闭电压	VCC (OFF)	VCC 相对 VSS	7.1	7.9	8.7	V
VB 开启电压	VB (ON)	VB 相对 VS	7.2	8.2	9.1	V
VB 关闭电压	VB (OFF)	VB 相对 VS	6.7	7.5	8.3	V
基准电压						
5V 基准输出	REF5V	VCC 开启，VCC=12V	4.6	4.8	5.0	V
线性调整率	ΔV_{REF}	VCC=10V to 20V	-	3	50	mV
负载调整率	ΔV_{REF}	I _L =0 to 20mA	-	5	50	mV
最大输出电流	I _{omax}	-	20	-	-	mA
运算放大器						
输入失调电压	VAOS	-	-	-	10	mV
输入电压范围	VAICR	-	-0.3	-	5.3	V
输出电压范围	V _{out}	-	0	-	REF5V	V
输出电流能力	I _{amp}	-	10	-	-	mA
电流比较器						
高端电流比较器	SDHIN	相对 VS 电压	160	180	200	mV
低端电流比较器	SDLIN	相对 COM 电压	160	180	200	mV
低端输出 L0 开关时间特性						
开延时	T _{on}	见图 7-1	-	280	400	nS

关延时	T _{off}	见图 7-1	-	150	200	nS
上升时间	T _r	见图 7-1, CL=10nF	-	120	200	nS
下降时间	T _f	见图 7-1, CL=10nF	-	80	100	nS
高端输出 HO 开关时间特性						
开延时	T _{on}	见图 7-2	-	300	400	nS
关延时	T _{off}	见图 7-2	-	170	400	nS
上升时间	T _r	见图 7-2, CL=10nF	-	120	200	nS
下降时间	T _f	见图 7-2, CL=10nF	-	100	100	nS
死区时间特性						
DT	死区时间	见图 7-3, 无负载电容 CL=0	100	160	220	nS
输出 MOS 驱动能力						
LO、HO 输出拉电流	I _{O+}	V _o =0V, V _{IN} =V _{IH} PW≤10uS	1.8	2	-	A
LO、HO 输出灌电流	I _{O-}	V _o =12V, V _{IN} =V _{IL} PW≤10uS	2	2.5	-	A

7.3 开关时间特性及死区时间波形图

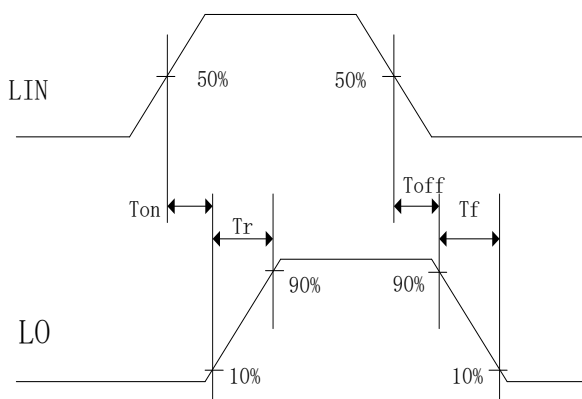


图 7-1. 低端输出 LO 开关时间波形图

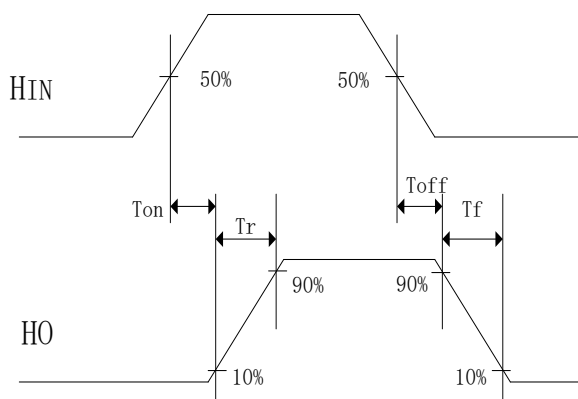


图 7-2. 高端输出 HO 开关时间波形图

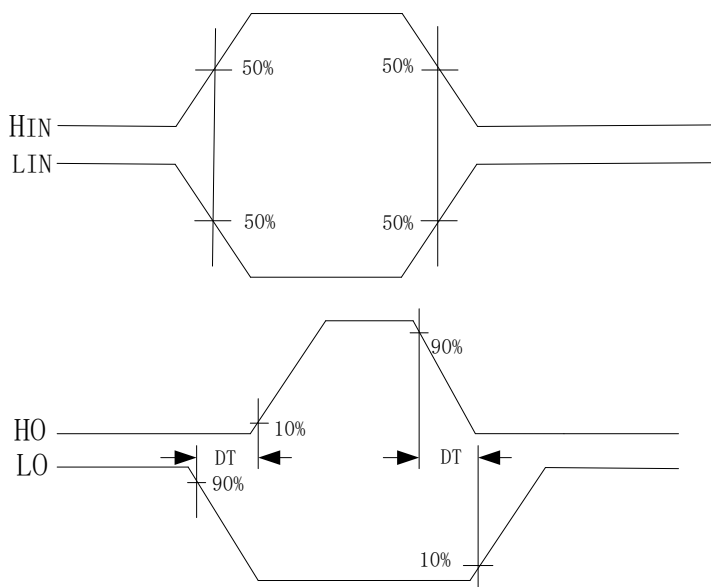


图 7-3. 死区时间波形图

8. 应用设计

8.1 REF5V 输入电容

在 REF5V 引脚端对地放置一个高频小容值旁路电容将减少 REF5V 端的高频噪声，高频旁路电容可选用 1uF 陶瓷电容，布板时尽可能靠近芯片引脚 REF5V 输入端。

8.2 VCC 低端电源

EG1160 芯片 VCC 低端电压有欠压保护，防止因 VCC 电压不足，引起 MOS 管开启内阻太大，从而引起 MOS 管烧坏。

PCB 布局时，注意 VCC 引脚对地（VSS、COM）电容尽量靠近芯片，VSS、COM 就近相连。

8.3 VB 高端电源

EG1160 芯片 VB 相对 VS 高端电压有欠压保护，防止因自举电容电压不足，引起 MOS 管开启内阻太大，从而引起 MOS 管烧坏。

PCB 布局时，注意自举电容尽量靠近芯片管脚。

8.4 输入逻辑信号要求和输出驱动器特性

EG1160 主要功能有逻辑信号输入处理、死区时间控制、电平转换功能、悬浮自举电源结构和上下桥图腾柱式输出。逻辑信号输入端高电平阈值为 2.5V 以上，低电平阈值为 1.0V 以下，要求逻辑信号的输出电流小，可以使 MCU 输出逻辑信号直接连接到 EG1160 的输入通道上。

高端上桥臂和低端下桥臂输出驱动器的最大灌入可达 2A 和最大输出电流可达 2.5A，高端上桥臂通道可以承受 600V 的电压，输入逻辑信号与输出控制信号之间的传导延时小，低端输出开通传导延时为 280nS、

关断传导延时为 150nS, 高端输出开通传导延时为 300nS、关断传导延时为 170nS。低端输出开通的上升时间为 110nS、关断的下降时间为 50nS, 高端输出开通的上升时间为 110nS、关断的下降时间为 50nS。

输入信号和输出信号逻辑功能图如图 8-4:

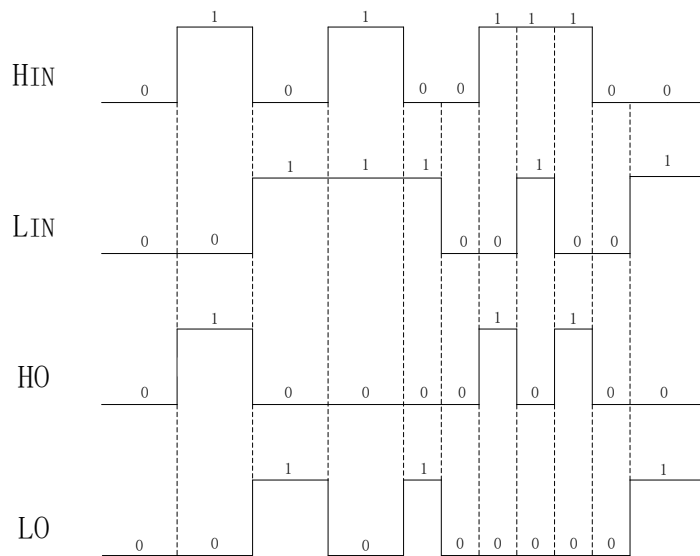


图8-4. 输入信号和输出信号逻辑功能图

输入信号和输出信号逻辑真值表:

输入		输出	
输入、输出逻辑			
HIN (引脚 2)	LIN (引脚 4)	HO (引脚 16)	LO (引脚 10)
0	0	0	0
0	1	0	1
1	0	1	0
1	1	0	0

从真值表可知, 当输入逻辑信号 HIN 为“1”和 LIN 为“0”时, 驱动器控制输出 HO 为“1”上管打开, LO 为“0”下管关断; 当输入逻辑信号 HIN 为“0”和 LIN 为“1”时, 驱动器控制输出 HO 为“0”上管关断, LO 为“1”下管打开; 在输入逻辑信号 HIN 和 LIN 同时为“0”或同时为“1”情况下, 驱动器控制输出 HO、LO 为“0”将上、下功率管同时关断; 内部逻辑处理器杜绝控制器输出上、下功率管同时导通, 具有相互闭锁功能。

8.5 自举电路

EG1160 采用自举悬浮驱动电源结构大大简化了驱动电源设计, 只用一路电源电压 VCC 即可完成高端 N 沟道 MOS 管和低端 N 沟道 MOS 管两个功率开关器件的驱动, 给实际应用带来极大的方便。EG1160 可以使用外接一个自举二极管如图 8-5 和一个自举电容自动完成自举升压功能, 假定在下管开通、上管关断期间 VC 自举电容已充到足够的电压 (VC=VCC), 当 HO 输出高电平时上管开通、下管关断时, VC 自举电容上的电压将等效一个电压源作为内部驱动器 VB 和 VS 的电源, 完成高端 N 沟道 MOS 管的驱动。

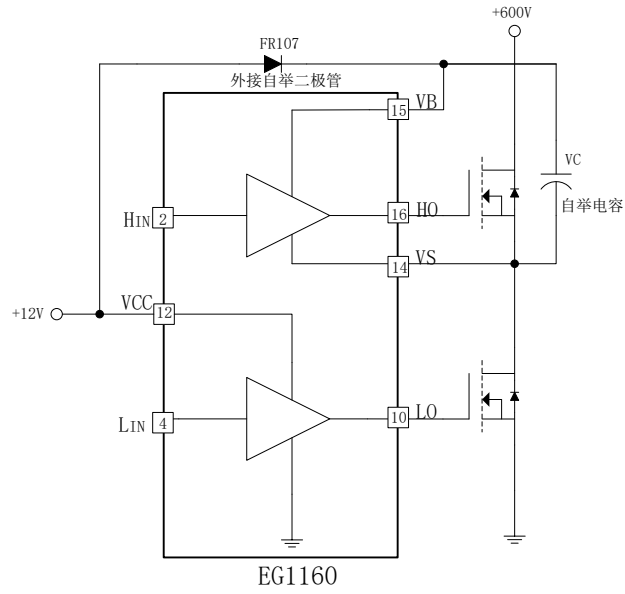
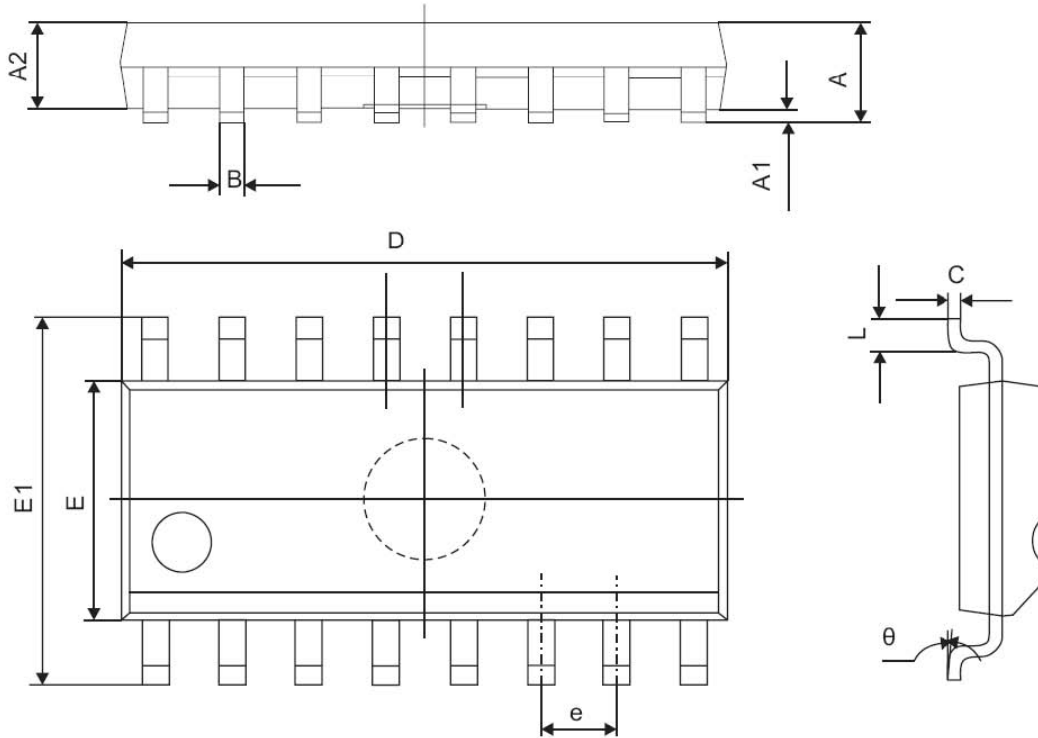


图 8-5. EG1160 自举电路结构

9. 封装尺寸

9.1 SOP16 封装尺寸



符号	尺寸 (mm)	
	Min	Max
A	1.350	1.750
A1	0.100	0.250
A2	1.350	1.550
B	0.330	0.510
C	0.190	0.250
D	9.800	10.000
E	3.800	4.000
E1	5.800	6.300
e	1.270 (TYP)	
L	0.400	1.270
θ	0°	8°